

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-074645

(43)Date of publication of application : 16. 03. 1999

---

(51)Int. Cl. H05K 3/46

H01L 23/12

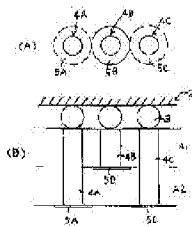
---

(21)Application number : 09-234841 (71)Applicant : SUMITOMO KINZOKU  
ELECTRO DEVICE:KK

(22)Date of filing : 29. 08. 1997 (72)Inventor : YAMAMOTO TOSHISHIGE

---

(54) MANUFACTURE OF MULTILAYERED CERAMIC SUBSTRATE



(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method by which a multilayered ceramic wiring board which can increase the wiring density, can prevent the continuity between viaholes near the junction of a flip chip, can make the boring diameter of a solid wiring layer for power supply/grounding smaller, and can secure the continuity between via holes even when stacking slippage occurs, can be manufactured at a low cost.

SOLUTION: In a method for manufacturing a multilayered ceramic wiring board by laminating green sheets upon another, via holes 4A and 4C are formed by forming through holes through a laminated body formed by laminating two or more green sheets upon another and filling up the through holes with conductor paste. Lands 5A and 5C formed around the via holes 4A and 4C by screen printing only exist at the ends of the via

holes 4A and 4C, and the land between layers A1 and A2 disappears.

---

#### LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of  
application other than the  
examiner's decision of rejection or  
application converted registration]

[Date of final disposal for  
application]

[Patent number]

[Date of registration]

[Number of appeal against  
examiner's decision of rejection]

[Date of requesting appeal against  
examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998, 2003 Japan Patent Office

#### \* NOTICES \*

**JP0 and NCIP1 are not responsible for any  
damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

#### CLAIMS

---

[Claim(s)]

[Claim 1] The manufacture approach of the multilayer ceramic wiring board characterized by forming by formation of the through hole which penetrates the layered product obtained after the laminating of the green sheet more than two-layer [ that ] in some beer [ at least ] which penetrates more than two-layer in manufacture of the multilayer ceramic

wiring board by the green sheet laminated layers method, and restoration of the conductive paste to this through hole.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

#### DETAILED DESCRIPTION

---

[Detailed Description of the Invention]

[0001]

[Field of the Invention] This invention relates to the manufacture approach of the multilayer ceramic wiring board which can make a wiring consistency high of having been suitable for the substrate of the high density (Multi Chip Module) many-items child ceramic package of PGA (Pin Grid Array) and BGA (Ball Grid Array) which are used for loading of the high-speed logic LSI etc., LGA (Land Grid Array), MCM, etc., in more detail about the manufacture approach of a multilayer ceramic wiring board.

[0002]

[Description of the Prior Art] In recent years, high integration of IC progresses and 1000 or more things have also appeared [ the number of external terminals of IC ] by the high-speed logic LSI. Since detailed-ization of IC manufacture process is also progressing to coincidence, compared with increase of the number of external terminals of IC, increase of the dimension of IC is loose. Therefore, pitch of the external terminal of IC (spacing) It is narrow.

[0003] As a high density many-items child package corresponding to this IC trend, the ceramic package which carried LSI in the multilayer ceramic wiring board is conventionally used abundantly. Especially, a ceramic package called PGA, BGA, and LGA which formed the terminal of the configuration of the pin for connection, a ball, or a pad in the rear-face side (the loading side and the opposite side of IC chip) of a

substrate, and MCM which carried two or more IC chips in one substrate are advantageous to the formation of a high density many-items child. Moreover, the flip-chip-bonding method which connects with the solder ball suitable for high density many-items child-ization has come to be widely adopted instead of the conventional wirebonding also about loading of IC chip to a ceramic substrate.

[0004] Although there are thick-film multilayer print processes and a green sheet laminated layers method in the manufacture approach of a multilayer ceramic wiring board as everyone knows, even if it multilayers, the green sheet laminated layers method with few gaps of a circuit pattern is in use by current [ to which multilayering progressed ].

[0005] It is a through hole to the ceramic green sheet which has plasticity by un-calcinating containing a binder with a green sheet laminated layers method. (beer hole) After forming by the technique of punch etc., screen-stenciling conductive paste and forming restoration of a through hole, and the circuit pattern on a green sheet, baking of a green sheet and conductive paste is performed to coincidence by carrying out a laminating and calcinating the obtained layered product by carrying out thermocompression bonding of the green sheet in piles. The conductive paste with which the through hole was filled up is a flow way which connects between wiring layers up and down after baking. (namely, beer) It becomes.

[0006]

[Problem(s) to be Solved by the Invention] A green sheet laminated layers method is already used over many years, and serves as a technique which matured. It is difficult to deal with detailed-ization beyond this on the other hand, unless a process is changed since the technique has arrived at the region of completion. Since it is thought that increase of the number of external terminals continues to progress by progress of the ultra-fine processing technology of IC, by the wiring consistency of the conventional multilayer ceramic wiring board, it is expected someday that correspondence becomes impossible.

[0007] The factor which checks the densification of wiring of a multilayer ceramic wiring board is in the land formed in the perimeter of beer as pointed out also to JP,4-15991,A. Since this land makes the hole of the mask used for screen-stencil larger than the diameter of a through hole in consideration of positioning accuracy, printing nature, etc. of a mask in case it screen-stencils and fills up the through hole of a green sheet with conductive paste, it is made inevitably around a through hole. If the hole of a mask is not larger than a through hole,

conductive paste will no longer be completely filled up with a location gap of a mask into a through hole, and it will become the cause of failures, such as an open circuit.

[0008] Drawing 1 (A) And (B) It is the explanatory view showing typically the land around [ beer ] the conventional multilayer ceramic wiring board, and is drawing 1 (A). About the top view of the wiring layer between layers between the 1st layer of drawing, and the 2nd layer, it is drawing 1 (B). Drawing of longitudinal section passing through a beer core is shown, respectively. In order to fill up conductive paste into the through hole of each green sheet in front of a laminating with screen-stencil, it is drawing 1 R> 1 (B). A land is formed in the perimeter of beer between every layer so that it may be shown.

[0009] The land formed in the perimeter of beer on the rear face of a substrate in the ceramic package which prepared the terminal for external connection in the rear-face side of substrates, such as PGA, BGA, and LGA, although this land is inevitably formed with screen-stencil of conductive paste is a terminal by the side of a rear face. (a pin, a solder ball, or solder pad) It is indispensable to connection. Also inside a substrate, the land of a beer end is required to ensure connection with inner layer wiring connected to this beer. Moreover, if a land exists in the perimeter of beer between the layers of the pars intermedia of beer, also when a laminating gap occurs in a green sheet, the flow of beer can be certainly secured between layers. Therefore, it has been conventionally thought among all layers that the land of the perimeter of beer is required.

[0010] However, a wiring consistency is restricted for this land. the example shown in drawing 1 -- beer diameter 100 mum and wiring width of face 100 mum and land diameter 200 mum (radial land width of 50 micrometers) a conductor -- the minimum path clearance of a between -- 100 It is set as mum. In this case, the path clearance during wiring is 200. It is set to mum and is the pitch of wiring or beer. (distance of a center to center) 300 It is set to mum. a conductor -- the minimum path clearance of a between -- 100 if it is set as mum -- a wiring pitch -- 300 It cannot be made smaller than mum. A wiring pitch is 250 even if it makes this pitch small with 50 micrometers. It becomes more than mum.

[0011] It may become [ as shown in drawing 1 , ] trouble when a land is formed in the perimeter of beer between each class as a problem different from a wiring consistency, and carrying out flip chip bonding of the IC chip to a substrate.

[0012] drawing 2 (A) And (B) Front-face side of the substrate by which flip chip bonding was carried out to the LSI chip (flip-chip-bonding

section) the explanatory view showing near typically -- it is -- drawing 2 (A) the 1st by the side of a substrate front face -- layer A1 and the 2nd -- the top view between the layers of layer A2 -- drawing 2 (B) Drawing of longitudinal section passing through a beer core is shown, respectively. Pitch of the solder ball 3 in the case of carrying out flip chip bonding of LSI chip 2 (distance of the center to center of a contiguity solder ball) When the number of external terminals becomes 1000 or more pieces, it is 200-300. Usually it becomes small with mum. Temporarily, the pitch of this solder ball is 200. Supposing it is mum, land 5A formed in the perimeter of beer 4A, 4B, and 4C between layers (the 1st layer by the side of the front face by which flip chip bonding is carried out, and the 2nd layer), 5B, and 5C It is the beer diameter 100 like drawing 1. mum and land diameter 200 Since adjoining lands contact and beer flows as it indicates drawing 2 that it is mum, wiring forming becomes impossible.

[0013] Moreover, even if wiring is possible, it is also considered that the land formed in the perimeter of beer between each class has a bad influence on the electrical characteristics of a substrate. For example, it is the solid wiring layer which functions on a multilayer-interconnection substrate as the voltage plane and ground layer of a proper which are generally prepared in the rear-face close-attendants side of a substrate.

[0014] Drawing 3 (A) And (B) Rear-face side of the substrate of a BGA package (connection side with the solder ball 7 which is an external terminal) It is between the layers of B1 and 2nd layer B-2 the 1st layer from the nearby longitudinal section and under a substrate. (or 2nd layer B-2 and the 3rd layer between the layers of B3) It is the explanatory view showing a flat surface typically, respectively. the example of illustration -- the diameter of beer 4A and 4B -- 200 the diameter of mum, land 5A, and 5B -- 400 the diameter of mum, land 6A, and 6B -- 600 mum -- it is -- the pitch of beer -- 1mm (1000 micrometers) it is .

[0015] Between the layers inside the substrate by the side of a rear face, a ground layer 8 is formed between B1 and 2nd layer B-2, and the 1st layer of the 3rd layer of a voltage plane 9 is formed among B3 with 2nd layer B-2. although a ground layer 8 and a voltage plane 9 are all solid wiring layers -- drawing 3 (B) Other conductors which exist between the same layers as the hatch-way section shows (in this case, land 5A, 5B) it does not contact -- as -- width of face 100 path clearance 10A of mum and 10B are made between land 5A and 5B -- as -- solid wiring layers 8 and 9 circular -- \*\*\*\*\* -- him -- \*\*\*\*\*.

[0016] Since the land is formed in the perimeter of beer between each class, the diameter without [ of a solid wiring layer ] \*\*\*\* is 600. Becoming large with mum, the width of face of the solid wiring layer 8 and the narrowest part of 9 is 400. It becomes small with mum. Therefore, a solid wiring layer becomes near reticulated, and as a result of restricting the current path which flows the part which narrowed, the inductance of a solid wiring layer increases, and the increase of a power-source noise leading to IC malfunction takes place.

[0017] With an approach given in JP,4-15991,A, it is the through hole of a green sheet by screen-stencil about the conductive paste from the support film of a green sheet. (beer hole) The land formed on this film is also removed from a green sheet together with a film by being filled up and exfoliating a support film after desiccation of filled conductive paste. The green sheet with which it filled up with conductive paste in the through hole by that cause, without forming a land is obtained.

Since the multilayer ceramic wiring board which carried out the laminating of this green sheet, calcinated, and was obtained does not have a land in the perimeter of beer, it can raise a wiring consistency.

[0018] However, the expensive and special film with which contraction cannot break out easily due to the drying temperature of conductive paste as a support film of a green sheet needs to be used for this approach. Usually, in the polyester film used, the dependability of beer connection is not acquired by the heat shrink. Therefore, the manufacturing cost of a green sheet becomes very high. Moreover, since it is filled up with conductive paste from a support film side and another support film which puts the green sheet which made it up and down reversed at the time of screen-stencil, and reversed the green sheet at it is needed, a manufacturing cost increases also at this point. As another trouble, if there is no land in the perimeter of beer, when a laminating gap of a green sheet occurs, a gap cannot be absorbed, but the defective continuity of beer will become easy to happen. Moreover, in a beer end and substrate rear-face side, since the land of the perimeter of beer is required to secure the dependability of electrical installation, it is necessary to form a land by screen-stencil of conductive paste independently.

[0019] This invention offers the manufacture approach of a multilayer ceramic wiring board that the trouble of the conventional technique explained above was canceled. A wiring consistency can be increased and the flow between the beer near the flip-chip-bonding section can specifically be prevented. \*\*\*\* omission of the solid wiring layer a power source / for touch-down is made small, and a current path is

enlarged. (therefore) The inductance is reduced. It is the technical problem of this invention to offer the approach of manufacturing the multilayer ceramic wiring board which can secure the flow of beer even if things are made and a laminating gap occurs, without increasing a manufacturing cost remarkably.

[0020]

[Means for Solving the Problem] As mentioned above, when a land is in the perimeter of beer, however it may make other parts detailed, there is a limitation in increase of a wiring consistency. Moreover, the evil in which wiring becomes impossible especially near the flip-chip-bonding section, or the inductance of a solid wiring layer becomes large by this land is also produced. Although these problems are solvable if it carries out like the publication to JP,4-15991,A and a land is removed, a manufacturing cost increases remarkably and the problem of the defective continuity of the beer at the time of a laminating gap newly comes out.

[0021] According to this invention, cotton is to two or more layers. (perpendicularly) About the beer to penetrate, all of these troubles are solvable by forming a through hole, after carrying out the laminating of the green sheet, and being filled up with conductive paste. Since a laminating gap does not take place in order to form a through hole behind a laminating, the land of the perimeter of beer between layers can become unnecessary, and a wiring consistency can be increased by this land being lost.

[0022] It is the manufacture approach of the multilayer ceramic wiring board characterized by forming this invention here by formation of the through hole which penetrates the layered product obtained after the laminating of the green sheet more than two-layer [ that ] in some beer [ at least ] which penetrates more than two-layer in manufacture of the multilayer ceramic wiring board by the green sheet laminated layers method, and restoration of the conductive paste to this through hole.

[0023]

[Embodiment of the Invention] The manufacture approach of the multilayer ceramic wiring board concerning this invention has the description in the formation approach of beer. Therefore, especially other manufacture conditions, such as an ingredient of a ceramic substrate, a method of producing a green sheet, and a class of conductive paste, are not restricted. Moreover, ceramic substrate (ceramic package) There is especially no limit also in structure. However, since increase of a wiring consistency is possible according to this invention, it is advantageous to apply this invention to manufactures of a ceramic



substrate with a high wiring consistency, such as PGA, BGA, LGA, and MCM. [0024] As an ingredient of a ceramic substrate, other than the most common alumina, although low-temperature baking ceramic ingredients, such as crystallized glass, can be illustrated further, they are not aluminum nitride, a mullite, and the thing limited to these.

[0025] What is necessary is just to produce a green sheet according to a conventional method. That is, if required in the powder of a ceramic ingredient, it is binder resin together with the powder of sintering aids (an example, a polyvinyl butyral, acrylic resin, etc.) They are other additives by the solvent and the need. s (an example, plasticizer, etc.) It mixes and a slurry is prepared. Next, it is a suitable support film by the doctor blade method typically about this slurry. (an example, polyester film) If sheet forming is turned up, it dries up and most solvents are removed, a ceramic green sheet will be produced on a support film.

[0026] Then, a green sheet is cut in a predetermined dimension and it is perforation processing at this cutting, coincidence, or another process. (an example, punching) A required through hole is formed in a green sheet. At this time, that part at least does not perform perforation of a through hole in this phase about the through hole used as the beer which penetrates more than two-layer.

[0027] The through hole formed in each green sheet is filled up with suitable conductive paste by screen-stencil. moreover, restoration and coincidence of a through hole -- or it gets mixed up, and conductive paste is screen-stenciled so that a predetermined circuit pattern may be formed in the front face of a green sheet. For example, in two or more layers near the rear-face side of a multilayer substrate, conductive paste is screen-stenciled so that solid wiring which constitutes a voltage plane or a ground layer may be formed.

[0028] The conductive paste to be used is chosen according to the ceramic ingredient of a green sheet. For example, in the case of an elevated-temperature baking ceramic ingredient, the conductive paste with which the conductive paste which uses refractory metals, such as W and Mo, as a principal component uses noble metals, such as Cu, and Ag, Au, Ag-Pd, as a principal component like a glass ceramic in the case of a low-temperature baking ceramic ingredient is usually chosen like an alumina. The conductive paste used for printing of the circuit pattern on the front face of a green sheet may be the same as the conductive paste used for restoration of a through hole, or may differ from each other.

[0029] restoration of conductive paste -- a conventional method --

following -- from the top face of the green sheet on a support film (namely, -- from the field of the side which is not in contact with a support film) It carries out, even if the diameter of opening of the mask used for screen-stencil has a location gap of a mask as usual, it fills up with a through hole completely -- as -- the diameter of a through hole -- 100 [ for example, ]  $\mu\text{m}$  grade -- since enlarging usually comes out and there is, if a through hole is filled up with conductive paste -- top face of a green sheet (field of a support film and the opposite side) A land is formed in the perimeter of a through hole.

[0030] In this way, after exfoliating from a support film, the laminating of the green sheet which restoration and printing of conductive paste ended is carried out by carrying out thermocompression bonding of several - the about ten sheets in piles. Since a part of through hole [ at least ] used as the beer which penetrates more than two-layer by this invention at this time is not formed in front of the laminating, the laminating of the layer more than two-layer [ in which that through hole is not formed ] is carried out first, and the through hole which carries out perforation of the obtained layered product by punching etc., and penetrates more than two-layer is formed, and it is filled up with conductive paste by screen-stencil.

[0031] For example, the beer which penetrates from a top two-layer [ other than the beer which penetrates only one layer ] in the multilayer ceramic wiring board which consists of a total of five layers, When a large number [ the beer which penetrates five layers of all ] respectively, the beer which penetrates only one layer is formed in each green sheet. After being filled up with conductive paste, the perforation of a through hole and the restoration of conductive paste equivalent to the beer which carries out the laminating of the part for two-layer from a top first, and penetrates two-layer are performed. The perforation of a through hole and the restoration of conductive paste equivalent to the beer which carries out the laminating of the three remaining layers on it, and penetrates five layers to the obtained layered product of five layers are performed. Drawing 4 by which the land was formed only in the lower limit for every beer when the upper and lower sides were made reverse after baking (A) A multilayer ceramic wiring board with the beer of the shown structure is obtained. In addition, since a land is formed in the top face of a green sheet in case a green sheet is filled up with conductive paste, when carrying out the laminating of the green sheet, turning a land to a top face, a laminating will be carried out by the built-up sequence and the reverse

order of a substrate after baking.

[0032] As long as restoration of the conductive paste to the through hole which penetrates five layers is difficult, a laminating may be carried out to two-layer [ upper ] separately [ lower ] remaining three layers as an exception method. In that case, the perforation of a through hole and the restoration of conductive paste equivalent to the beer which penetrates two-layer and five layers about the upper two-layer layered product are performed, and perforation and restoration of conductive paste are performed for the through hole equivalent to the beer which penetrates five layers about the lower layered product of three layers. Then, when the laminating of these two layered products is carried out and the obtained layered product of five layers is calcinated, it is drawing 4 (B). A multilayer ceramic wiring board with the beer of the shown structure is obtained.

[0033] In addition, it is not necessary to perform perforation of the through hole after the laminating mentioned above, and restoration of conductive paste, and this approach may be applied to some such beer about all the beer that penetrates more than two-layer. for example, layer with many beer which penetrates two or more same layers (several layers near the rear face near the front face of an example and a multilayer-interconnection substrate) \*\*\*\*\* -- it is possible to apply the above-mentioned approach. Applying the approach of this invention as a practical question about all the beer that penetrates more than two-layer has many impossible things.

[0034] Although there will be no limit in the number of laminatings before through hole formation if restoration of conductive paste is possible, it is the general thickness 100. In the case of the green sheet about mum, the number of laminatings which can be filled up with the conductive paste to a through hole is about a maximum of 5-10 sheets. Therefore, about the beer which penetrates many layers from it, as illustrated by the upper exception method, it is desirable to divide a layered product or more into two, and to apply the approach of this invention.

[0035] According to the approach of this invention, the perforation by punching of a green sheet, restoration of conductive paste, and the laminating of a green sheet will be performed in 2 steps or more in many cases, but the thermocompression bonding for a laminating for example It is the process which are 10 seconds - a 1-minute about room and a short time in 80 - 120 \*\*, ends, and also performs restoration of perforation or conductive paste repeatedly for every green sheet from the first, and since it ends very much for a short time, increase of this routing

counter does not not much increase a manufacturing cost.

[0036] By carrying out perforation of the through hole to a layered product, and being filled up with conductive paste by screen-stencil, after carrying out the laminating of two or more green sheets according to the approach of this invention, the land of the perimeter of a through hole is formed only on the green sheet of the maximum upper layer of this layered product, and the land of the perimeter of a through hole is lost between the layers of the green sheet under it.

[0037] If baking processing of the layered product is carried out collectively and it is made to sinter a green sheet and conductive paste to coincidence after carrying out the laminating of all the layers to the last, the multilayer ceramic wiring board in which the beer which connects the conductor layers between layers and these layers, such as a signal plane, a voltage plane, and a ground layer, was formed will be obtained. When this multilayer-interconnection substrate makes reverse the time of restoration of the conductive paste to the through hole of the above-mentioned layered product, and the upper and lower sides, a land is formed only in that lower limit and, as for the beer which penetrates two or more layers formed by the approach of this invention mentioned above, there is no land between the other layers. Moreover, since perforation of this beer to penetrate was carried out collectively, it does not have a location gap of beer. Furthermore, since there is surely a land in the lower limit of beer, it is a rear-face side. (under a substrate) The land of the perimeter of beer required for connection with an external terminal or connection with the wiring layer between layers is formed.

[0038] That what is necessary is just to perform baking with a conventional method, baking conditions are suitably set up according to the class of a ceramic ingredient or conductive paste as this contractor has full knowledge. In performing low-temperature baking of 1050 degrees C or less in non-oxidizing gas ambient atmospheres, such as inert gas or reducibility gas, in order to decompose and vanish completely organic components, such as a green sheet and a binder in conductive paste, it is a oxidizing gas ambient atmosphere before baking. (an example, atmospheric air) It is more desirable than burning temperature to perform the cleaning process heated at low temperature in inside. Since contraction and the curvature of the longitudinal direction under baking are prevented, it can also calcinate by pressurizing a layered product in the thickness direction.

[0039]

[Example] An LSI chip is carried in a substrate front-face side by flip

chip bonding, and this example illustrates the case where the multilayer ceramic wiring board for ceramic packages made [ a mother board ] to make BGA connection is manufactured by the approach concerning this invention, in a substrate rear-face side.

[0040] Thickness 200 which uses an alumina as a principal component Green sheet of mum (a polyvinyl butyral is contained as a binder) By the doctor blade method, it is usual polyester. (polyethylene terephthalate) It produced on the support film. This green sheet was cut in the predetermined dimension, and the through hole required for each green sheet was formed by perforation processing by punching.

[0041] however, the time of this perforation processing -- front face of a substrate (chip loading side) from -- the green sheet for two-layer, and rear face (connection side to the mother board by BGA) from -- about the green sheet for three layers, the through hole corresponding to the beer which penetrates two-layer [ these ] or three layers was not formed.

[0042] the through hole formed in each green sheet -- top face (field which is not in contact with a support film) from -- while being filled up with W system conductive paste by screen-stencil, the same conductive paste as the top face of each green sheet was printed to the predetermined circuit pattern. Between the 1st layer and the layer of a two-layer eye was [ between the ground layer, and a two-layer eye and the layer / 3rd / layer ] a voltage plane, and all of the inner layer wiring layer formed in three layers from the rear-face side of a substrate were solid wiring layers.

[0043] Then, about the green sheet for two-layer, and the green sheet for a rear-face side to three layers, it is thermocompression bonding separately from the front face of a substrate, respectively. (for [ 100 \*\*x ] 30 seconds) A laminating is carried out (built-up sequence makes reverse the sequence and the upper and lower sides in a substrate). The perforation of a predetermined through hole and the restoration of conductive paste which penetrate this layered product were performed to the obtained layered product of two-layer or three layers like the top.

[0044] In addition, the diameter of the through hole which carried out perforation is 200 about the green sheet for three layers by the side of the rear face of a substrate. With mum and the other green sheet, it is 100. It is mum and the diameter of the hole with which the mask used for screen-stencil corresponds was made into twice the diameter of a through hole. Therefore, for the diameter of a land, a through hole diameter is 100. It is 200 when it is mum. mum and a through hole diameter are 200. It is 400 when it is mum. It was mum.

[0045] Then, it is predetermined sequence about the middle green sheet

which turns the two-layer layered product by the side of a substrate front face down, and has not carried out a laminating yet on it. (contrary to the built-up sequence of a substrate) It piled up, finally, after exfoliating the support film, thermocompression bonding of the layered product of three layers by the side of a substrate rear face was carried out on the same conditions as a top in piles, and the predetermined layered product was formed.

[0046] this layered product -- the inside of a hydrogen-nitrogen mixed-gas ambient atmosphere -- 1550 degrees C -- 2 - 5 hour degree C -- it calcinated and the multilayer ceramic wiring board which has a conductor layer and beer, such as a signal plane, a voltage plane, and a ground layer, in a inner layer was obtained. This substrate is a top when it is made up and down reversed. (front-face side) Flip chip LSI loading side Below (rear-face side) It becomes a BGA connection side.

[0047] Drawing 5 (A) And (B) The flip chip loading section of the ceramic package package-sized as mentioned above using this multilayer ceramic wiring board (namely, front face of a substrate) It is the explanatory view showing near typically. Drawing 5 (A) They are [ A1 and ] a top view between the layers of A2, and drawing 5 (B) the 2nd layer the 1st layer from the front-face side of a multilayer substrate. It is drawing of longitudinal section of a substrate, and the semantics of a drawing number is the same as drawing 2 .

[0048] Each diameter of three beer 4A-4C shown in drawing 5 is 100 like drawing 2 . It is mum and the diameter of Beer 5A-5C is 200. It is mum. Since it is located between layers (the 1st layer and the 2nd layer), land 5B is drawing 5 (A). Although the continuous line shows, since there are no lands 5A and 5C between this layer and it is located between layers (the 2nd layer and the 3rd layer), it is drawing 5 (A). The broken line shows.

[0049] The 1st layer, as explained above, after A1, and beer 5A which penetrates the 2nd layer of two-layer [ of A2 ] and 5C carry out the laminating of the green sheets A1 and A2 of the 1st layer and the 2nd layer, they carry out perforation of the through hole to a layered product, and form it by being filled up with conductive paste. Therefore, these beer is the lower limit section. (namely, between layers (the 2nd layer and the 3rd layer)) Land 5A and 5B are formed and the land does not exist in the perimeter of beer 5A and 5C between layers (the 1st layer and the 2nd layer).

[0050] Consequently, the 200 [ same ] as drawing 2 In spite of being the beer pitch and land diameter of mum, contact of lands does not take place but wiring becomes possible. (in drawing 2 , wiring is impossible

by contact of lands) . namely, the pitch of beer -- 200 up to mum -- small -- it can carry out -- still -- a conductor -- in between, at least 50-micrometer path clearance is securable.

[0051] Drawing 6 (A) And (B) It is the explanatory view showing typically the rear-face side (an external terminal (BGA) connection near [ i.e., ]) of the above-mentioned ceramic package. Drawing 6 (A) About drawing of longitudinal section, it is drawing 6 (B). They are B1 and 2nd layer B-2 (or 2nd layer B-2 and the 3rd layer B3) the 1st layer from the rear-face side of a multilayer substrate. The top view between layers is shown. The semantics of a drawing number is the same as drawing 3 .

[0052] Each diameter of two beer 4A shown in drawing 6 and 4B is 200 like drawing 3 . It is mum and the pitch of beer is 1mm. As explained above, after beer 4A which penetrates these three layers, and 4B carry out the laminating of the green sheets B1-B3 of three sheets of layer [ 1st ] - the 3rd layer, they carry out perforation of the through hole to a layered product, and form it by being filled up with conductive paste. Therefore, the land between layers of between the 1st layer which land 6A and 6B existed and the land around beer had in drawing 3 only on the rear face, and the 2nd layer, and the 3rd the 2nd layer and between (5A, 5B) does not exist. For land 6A on a rear face, and 6B, in order to ensure connection with the solder ball 7 prepared in the rear face, a diameter is 600 like drawing 3 . It is large with mum. This land is the diameter 400 formed by restoration of the conductive paste by screen-stencil. To the perimeter of the land of mum, it is a diameter 600 at the time of screen-stencil of a circuit pattern. Conductive paste is printed and it enlarges so that it may be set to mum.

[0053] solid wiring layer formed between layers (a ground layer 8 and voltage plane 9) Conductor which adjoins like drawing 3 (in this case, beer) between -- width of face 100 path clearance 10A of mum and 10B are made -- as -- circular -- \*\*\*\*\* -- him -- \*\*\*\*\*. However, since there is no land in the perimeter of beer between layers, the diameter of \*\*\*\*\* omission is 400. It is as small as mum and the width of face of the solid wiring layer between beer is 600 also in the narrowest part. mum Be. Namely, the conventional example which has a land in the perimeter of beer between the layers shown in drawing 3 (the narrowest part of a solid wiring layer is width-of-face 400 mum) It compares and the width of face of this narrow part spreads 1.5 times. Therefore, there can be few limits of a current path of flowing this narrow part, the inductance of a voltage plane and a ground layer can be reduced, and the power-source noise leading to IC malfunction can be reduced.

[0054]

[Effect of the Invention] As explained above, after carrying out the laminating of the green sheet of two or more sheets in the manufacture approach of the multilayer ceramic wiring board concerning this invention, it is only modification of the routing of forming beer collectively, and the land between the layers of the beer which penetrates two or more layers is removed, and a land is formed only in the end of required beer.

[0055] Wiring of the conventionally impossible high density of the result, for example, the narrow wiring pitch corresponding to flip chip bonding, is attained. Moreover, in solid wiring layers, such as a voltage plane and a ground layer, a diameter without [ of the perimeter of beer required in order to prevent contact to a conductor ] \*\*\*\* can be made small. Therefore, the power-source noise from which the width of face of the part into which the solid wiring layer between beer narrowed causes IC malfunction since the inductance of breadth and this wiring layer decreases decreases, and the dependability of a ceramic package improves.

[0056] Since the manufacture approach of the multilayer ceramic wiring board which moreover starts this invention can be enforced only by changing so that the technique and manufacturing installation of a green sheet laminated layers method which have already matured are used as it is, and a laminating may be divided into two or more phases and may only be carried out, it does not have increase of a remarkable manufacturing cost compared with a conventional method, and is excellent also in economical efficiency.

---

[Translation done.]

\* NOTICES \*

JPO and NCIP are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

DESCRIPTION OF DRAWINGS

---



[Brief Description of the Drawings]

[Drawing 1] It is drawing showing typically wiring of the multilayer ceramic wiring board manufactured by the conventional green sheet laminated layers method (conventional method).

[Drawing 2] LSI is drawing in which it is typically shown near the flip chip loading section by the side of the front face of the multilayer ceramic wiring board manufactured by the conventional method by which flip chip loading was carried out.

[Drawing 3] It is drawing in which it is typically shown near the external terminal by the side of the substrate rear face of the BGA package produced from the multilayer ceramic wiring board manufactured by the conventional method.

[Drawing 4] It is the explanatory view showing the beer of a multilayer ceramic wiring board and the structure of a land which were manufactured by the approach concerning this invention.

[Drawing 5] LSI is drawing by which flip chip loading was carried out and in which it is typically shown near the flip chip loading section by the side of the front face of the multilayer ceramic wiring board manufactured by the approach of starting this invention in an example.

[Drawing 6] It is drawing in which it is typically shown near the external terminal by the side of the substrate rear face of the BGA package produced from the multilayer ceramic wiring board manufactured by the approach of starting this invention in an example.

[Description of Notations]

2: LSI chip 3 7: Solder ball

4A-4C: Beer 5A-5C: Land

6A, 6B: Land 8 Nine: Solid wiring layer

10A, 10B: Path clearance

---

[Translation done.]

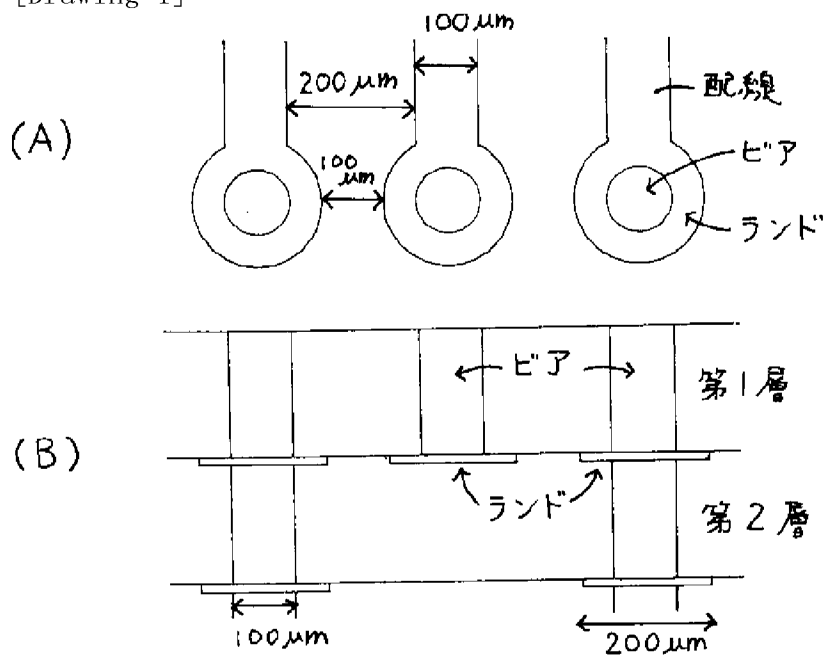
\* NOTICES \*

JPO and NCIP are not responsible for any  
damages caused by the use of this translation.

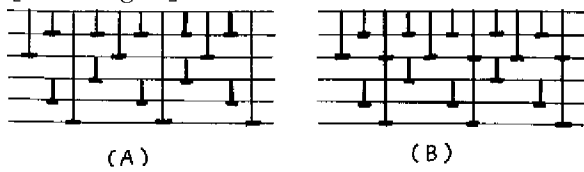
1. This document has been translated by computer. So the translation may not reflect the original precisely.
  2. \*\*\*\* shows the word which can not be translated.
  3. In the drawings, any words are not translated.
-

# DRAWINGS

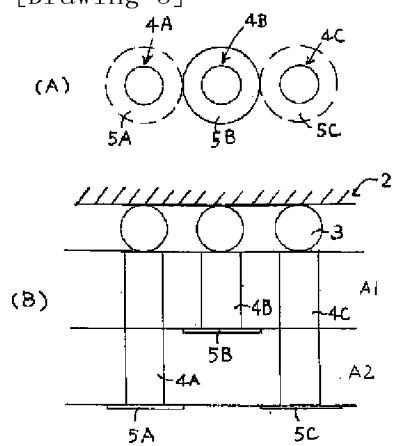
[Drawing 1]



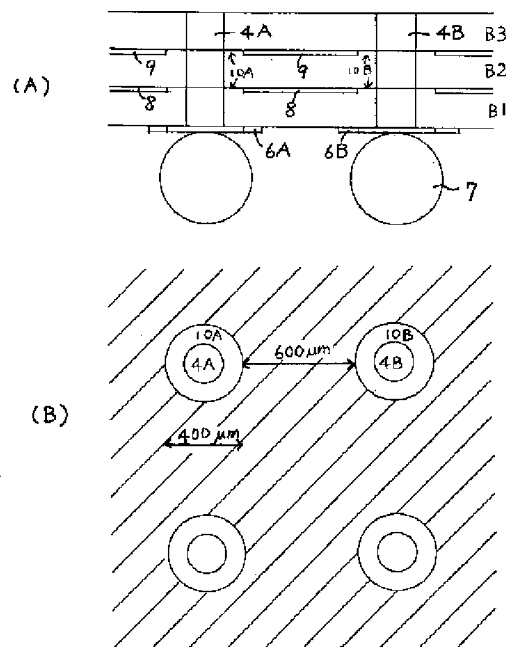
[Drawing 4]



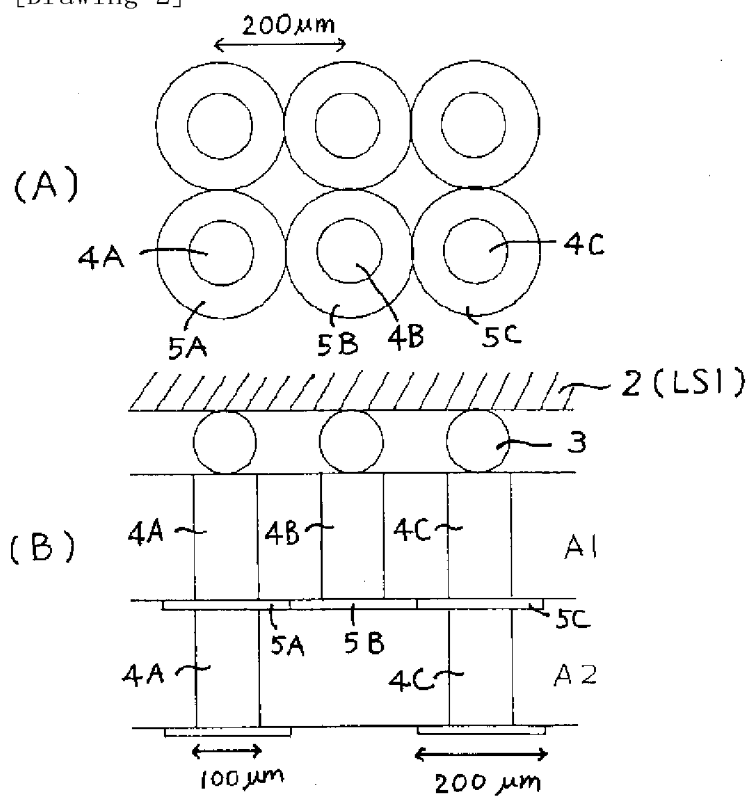
[Drawing 5]



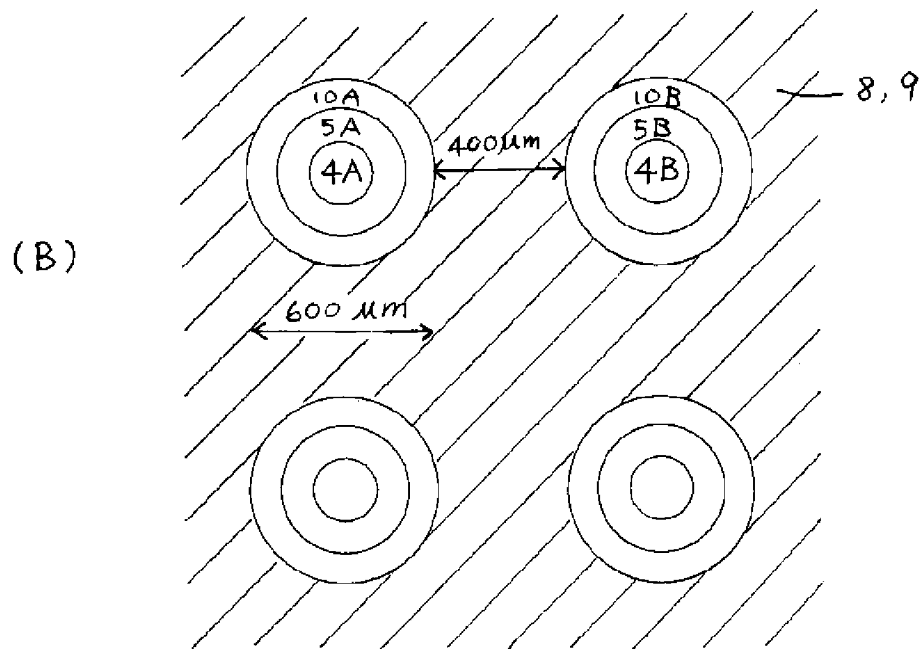
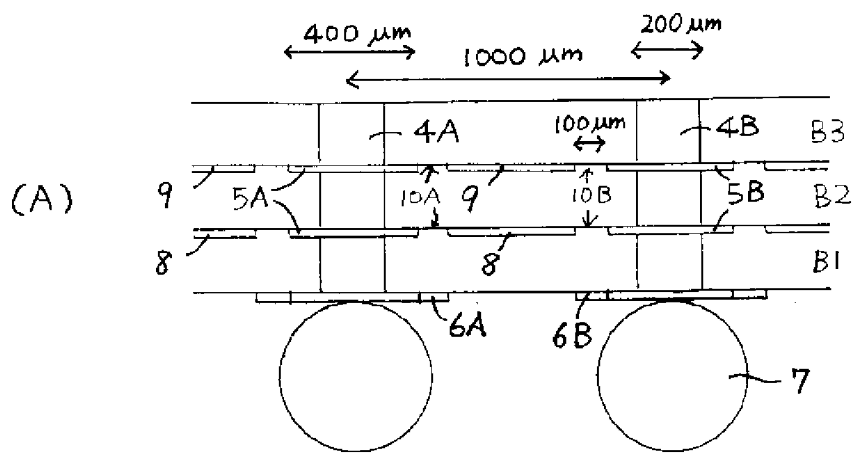
[Drawing 6]



[Drawing 2]



[Drawing 3]



[Translation done.]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-74645

(43) 公開日 平成11年(1999) 3月16日

(51) Int.Cl.<sup>6</sup>

H 0 5 K 3/46

識別記号

F I

H 0 5 K 3/46

H

C

N

H 0 1 L 23/12

H 0 1 L 23/12

N

審査請求 未請求 請求項の数 1 O L (全 9 頁)

(21) 出願番号

特願平9-234841

(22) 出願日

平成9年(1997) 8月29日

(71) 出願人 391039896

株式会社住友金属エレクトロデバイス  
山口県美祿市大嶺町東分字岩倉2701番1

(72) 発明者 山本 利重

大阪市中央区北浜4丁目5番33号 住友金  
属工業株式会社内

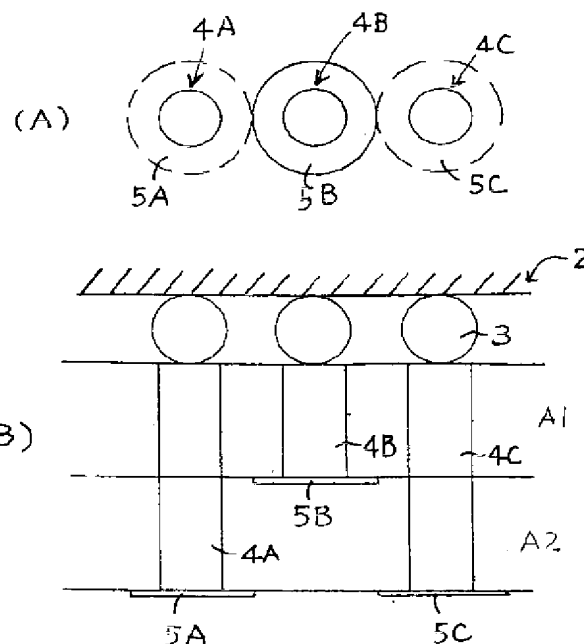
(74) 代理人 弁理士 広瀬 章一

(54) 【発明の名称】 多層セラミック基板の製造方法

(57) 【要約】

【課題】 配線密度の増大が可能で、フリップチップ接続部付近でのビア間の導通を防止でき、電源／接地用のベタ配線層のくり抜き径を小さくすることができ、かつ積層ずれが起きてもビアの導通が確保できる多層セラミック配線基板を、低コストで製造する。

【解決手段】 グリーンシート積層法による多層セラミック配線基板の製造において、2層以上を貫通するビア4A、4Cを、その2層以上のグリーンシートの積層後に、得られた積層体を貫通するスルーホール形成とこのスルーホールへの導体ペーストの充填により形成する。スクリーン印刷により生ずるビア周囲のランド5A、5Cは、ビアの末端だけに存在し、層間(A1とA2の間)のランドがなくなる。



**【特許請求の範囲】**

**【請求項1】** グリーンシート積層法による多層セラミック配線基板の製造において、2層以上を貫通するビアの少なくとも一部を、その2層以上のグリーンシートの積層後に、得られた積層体を貫通するスルーホール形成とこのスルーホールへの導体ペーストの充填により形成することを特徴とする、多層セラミック配線基板の製造方法。

**【発明の詳細な説明】****【0001】**

**【発明の属する技術分野】** 本発明は多層セラミック配線基板の製造方法に関し、より詳しくは高速ロジックLSI等の搭載に使用される、PGA(Pin Grid Array)、BGA(Ball Grid Array)、LGA(Land Grid Array)、MCM(Multi Chip Module)などの高密度多端子セラミックパッケージの基板に適した、配線密度を高くすることができる多層セラミック配線基板の製造方法に関する。

**【0002】**

**【従来の技術】** 近年、ICの高集積化が進み、高速ロジックLSI等ではICの外部端子数が1000以上のものも出現している。同時に、IC製造プロセスの微細化も進んでいるため、ICの外部端子数の増大に比べてICの寸法の増大は緩やかである。そのため、ICの外部端子のピッチ(間隔)は狭まっている。

**【0003】** このIC動向に対応した高密度多端子パッケージとして、多層セラミック配線基板にLSIを搭載したセラミックパッケージが従来より多用されている。中でも、基板の裏面側(ICチップの搭載面と反対側)に接続用のピン、ボール、またはパッドの形状の端子を形成したPGA、BGA、LGAといったセラミックパッケージや、2以上のICチップを1枚の基板に搭載したMCMが高密度多端子化に有利である。また、セラミック基板へのICチップの搭載についても、高密度多端子化に適した、半田ボールで接続するフリップチップ接続方式が、従来のワイヤボンディングに代わって広く採用されるようになってきた。

**【0004】** 多層セラミック配線基板の製造方法には、周知のように厚膜多層印刷法とグリーンシート積層法があるが、多層化しても配線パターンのずれの少ないグリーンシート積層法が、多層化が進んだ現在では主流になっている。

**【0005】** グリーンシート積層法では、バインダーを含有する未焼成で可塑性を持つセラミックグリーンシートにスルーホール(ビア孔)をパンチ等の手法で形成し、導体ペーストをスクリーン印刷してスルーホールの充填とグリーンシート上の配線パターンの形成を行った後、グリーンシートを重ねて熱圧着させることにより積層し、得られた積層体を焼成することによりグリーンシートと導体ペーストの焼成を同時に行う。スルーホール

に充填された導体ペーストは、焼成後に、配線層間を上下に接続する導通路(即ち、ビア)となる。

**【0006】**

**【発明が解決しようとする課題】** グリーンシート積層法は既に長年にわたって利用され、成熟した技術となっている。反面、技術が完成の域に達しているため、プロセスを変更しない限りこれ以上の微細化に対応することは難しい。ICの微細加工技術の進展により外部端子数の増大は今後も進むと考えられるため、いずれ従来の多層セラミック配線基板の配線密度では対応不可能になると予想される。

**【0007】** 特開平4-15991号公報にも指摘されているように、多層セラミック配線基板の配線の高密度化を阻害する要因は、ビアの周囲に形成されるランドにある。このランドは、グリーンシートのスルーホールに導体ペーストをスクリーン印刷して充填する際に、スクリーン印刷に用いるマスクの穴を、マスクの位置決め精度や印刷性を考慮してスルーホールの直径より大きくするため、スルーホールの周囲に必然的にできるものである。マスクの穴がスルーホールより大きくないと、マスクの位置ずれで導体ペーストがスルーホールに完全に充填されなくなり、断線等の故障の原因になる。

**【0008】** 図1(A)および(B)は、従来の多層セラミック配線基板のビア周囲のランドを模式的に示す説明図であり、図1(A)は、図の第1層と第2層の間の層間配線層の平面図を、図1(B)はビア中心を通る縦断面図をそれぞれ示す。積層前の各グリーンシートのスルーホールに導体ペーストをスクリーン印刷で充填するため、図1(B)に示すように、どの層間にもビアの周囲にランドが形成される。

**【0009】** このランドは導体ペーストのスクリーン印刷に伴って必然的に形成されるものではあるが、PGA、BGA、LGAといった基板の裏面側に外部接続用の端子を設けたセラミックパッケージでは、基板の裏面上のビア周囲に形成されたランドは、裏面側の端子(ピン、半田ボールまたは半田パッド)との接続に不可欠である。基板の内部でも、ビア末端のランドは、このビアに接続される内層配線との接続を確実にするのに必要である。また、ビアの中間部の層間においても、ビアの周囲にランドが存在すると、グリーンシートに積層ずれが起きた場合にも層間でビアの導通を確実に確保することができる。そのため、従来は、ビア周囲のランドは全ての層間において必要であると考えられてきた。

**【0010】** しかし、このランドのために、配線密度が制限される。図1に示した例では、ビア直径100 $\mu$ m、配線幅100 $\mu$ m、ランド直径200 $\mu$ m(半径方向ランド幅50 $\mu$ m)で、導体間の最小クリアランスを100 $\mu$ mに設定してある。この場合、配線間のクリアランスは200 $\mu$ mとなり、配線やビアのピッチ(中心間の距離)は300 $\mu$ mとなる。導体間の最小クリアランスを100 $\mu$ mに

設定すると、配線ピッチを300  $\mu\text{m}$ より小さくすることができない。このピッチを50  $\mu\text{m}$ と小さくしても、配線ピッチは250  $\mu\text{m}$ 以上となる。

【0011】配線密度とは別の問題として、図1に示すように各層間でビアの周囲にランドが形成されると、ICチップを基板にフリップチップ接続する場合に支障となることがある。

【0012】図2(A)および(B)は、LSIチップにフリップチップ接続された基板の表面側（フリップチップ接続部）の近傍を模式的に示す説明図であり、図2(A)は基板表面側の第1層A1と第2層A2の層間の平面図を、図2(B)はビア中心を通る縦断面図をそれぞれ示す。LSIチップ2をフリップチップ接続する場合の半田ボール3のピッチ（隣接半田ボールの中心間の距離）は、外部端子数が1000個以上になると、200~300  $\mu\text{m}$ と小さくなるのが普通である。仮に、この半田ボールのピッチが200  $\mu\text{m}$ であるとする、フリップチップ接続される表面側の第1層と第2層との層間でビア4A、4B、4Cの周囲に形成されたランド5A、5B、5Cは、図1と同様にビア直径100  $\mu\text{m}$ 、ランド直径200  $\mu\text{m}$ であると、図2に示すように、隣接するランド同士が接触してしまい、ビア同士が導通してしまうため、配線形成が不可能となる。

【0013】また、配線は可能であっても、各層間でビアの周囲に形成されたランドが基板の電気的特性に悪影響を及ぼすことも考えられる。例えば、多層配線基板に固有の、一般に基板の裏面側近傍に設けられる、電源層や接地層として機能するベタ配線層である。

【0014】図3(A)および(B)は、BGAパッケージの基板の裏面側（外部端子である半田ボール7との接続側）近傍の縦断面と、基板の下から第1層B1と第2層B2の層間（または第2層B2と第3層B3の層間）の平面をそれぞれ模式的に示す説明図である。図示例では、ビア4A、4Bの直径は200  $\mu\text{m}$ 、ランド5A、5Bの直径は400  $\mu\text{m}$ 、ランド6A、6Bの直径は600  $\mu\text{m}$ であり、ビアのピッチは1 mm (1000  $\mu\text{m}$ ) である。

【0015】裏面側の基板内部の層間には、第1層B1と第2層B2の間に接地層8が、第2層B2と第3層B3の間に電源層9が形成されている。接地層8と電源層9はいずれもベタ配線層であるが、図3(B)にハッチ部で示すように、同じ層間に存在する他の導体（この場合はランド5A、5B）と接触しないように、幅100  $\mu\text{m}$ のクリアランス10A、10Bがランド5A、5Bとの間にできるように、ベタ配線層8、9は円形にくり抜かれている。

【0016】各層間でビアの周囲にランドが形成されているため、ベタ配線層のくり抜きの直径は600  $\mu\text{m}$ と大きくなり、ベタ配線層8、9の最も狭い部分の幅は400  $\mu\text{m}$ と小さくなる。そのため、ベタ配線層が網状に近くなり、その狭まった部分を流れる電流経路が制限される結果、ベタ配線層のインダクタンスが増大し、IC誤動作の原因となる電源ノイズの増大が起こる。

【0017】特開平4-15991号公報に記載の方法では、グリーンシートの支持フィルムの上から導体ペーストをスクリーン印刷によりグリーンシートのスルーホール（ビア孔）に充填し、充填した導体ペーストの乾燥後に支持フィルムを剥離することにより、このフィルム上に形成されたランドもフィルムと一緒にグリーンシートから除去する。それにより、ランドを形成せずにスルーホール内に導体ペーストが充填されたグリーンシートが得られる。このグリーンシートを積層し、焼成して得られた多層セラミック配線基板は、ビアの周囲にランドを持たないので、配線密度を高めることができる。

【0018】しかし、この方法は、グリーンシートの支持フィルムとして導体ペーストの乾燥温度で収縮が起きにくい高価で特殊なフィルムを使用する必要がある。通常用いられるポリエステルフィルムでは、熱収縮によりビア接続の信頼性が得られない。そのため、グリーンシートの製造コストが非常に高くなる。また、支持フィルム側から導体ペーストを充填するため、スクリーン印刷時にグリーンシートを上下に反転させ、反転させたグリーンシートを乗せる別の支持フィルムが必要になるので、この点でも製造コストが増大する。別の問題点として、ビアの周囲にランドがないと、グリーンシートの積層ずれが起きた時にずれを吸収できず、ビアの導通不良が起り易くなる。また、ビア末端や基板裏面側では、電氣的接続の信頼性を確保するのにビア周囲のランドが必要であるので、別に導体ペーストのスクリーン印刷によりランドを形成する必要がある。

【0019】本発明は、以上に説明した従来技術の問題点が解消された多層セラミック配線基板の製造方法を提供するのである。具体的には、配線密度を増大させることができ、フリップチップ接続部付近でのビア間の導通を防止でき、電源／接地用のベタ配線層のくり抜きを小さくして電流経路を大きくする（従って、そのインダクタンスを低減させる）ことができ、かつ積層ずれが起きてもビアの導通が確保できる多層セラミック配線基板を、製造コストを著しく増大させずに製造する方法を提供することが本発明の課題である。

【0020】

【課題を解決するための手段】上述したように、ビアの周囲にランドがあると、他の部分をいくら微細化しても配線密度の増大には限界がある。また、このランドによって、特にフリップチップ接続部近傍で配線が不可能になったり、ベタ配線層のインダクタンスが大きくなるといった弊害も生ずる。特開平4-15991号公報に記載のようにしてランドを取り去るとこれらの問題を解消できるが、製造コストが著しく増大し、また積層ずれ時のビアの導通不良という問題が新たに出てくる。

【0021】本発明によれば、複数の層にわたって上下に（垂直に）貫通するビアについては、グリーンシートを積層した後にスルーホールを形成し、導体ペーストの

充填を行うことにより、これらの問題点を全て解決することができる。スルーホール形成を積層後に行うため、積層ずれは起こらないので、層間のビア周囲のランドは不要になり、このランドがなくなることで、配線密度を増大させることができる。

【0022】ここに、本発明は、グリーンシート積層法による多層セラミック配線基板の製造において、2層以上を貫通するビアの少なくとも一部を、その2層以上のグリーンシートの積層後に、得られた積層体を貫通するスルーホール形成とこのスルーホールへの導体ペーストの充填により形成することを特徴とする、多層セラミック配線基板の製造方法である。

【0023】

【発明の実施の形態】本発明に係る多層セラミック配線基板の製造方法は、ビアの形成方法に特徴がある。従って、セラミック基板の材料、グリーンシートの作製法、導体ペーストの種類等の他の製造条件は特に制限されない。また、セラミック基板（セラミックパッケージ）の構造にも特に制限はない。しかし、本発明によれば配線密度の増大が可能であるので、PGA、BGA、LGA、MCMといった、配線密度の高いセラミック基板の製造に本発明を適用することが有利である。

【0024】セラミック基板の材料としては、最も一般的なアルミナ以外に、窒化アルミニウム、ムライト、さらにはガラスセラミックス等の低温焼成セラミック材料が例示できるが、これらに限定されるものではない。

【0025】グリーンシートは常法に従って作製すればよい。即ち、セラミック材料の粉末を、必要であれば焼結助剤の粉末と一緒に、バインダー樹脂（例、ポリビニルブチラル、アクリル樹脂等）、溶剤、および必要によりその他の添加剤（例、可塑剤等）と混合してスラリーを調製する。次に、このスラリーを、代表的にはドクターブレード法により、適当な支持フィルム（例、ポリエステルフィルム）上にシート成形し、乾燥して溶媒の大部分を除去すると、支持フィルム上にセラミック・グリーンシートが作製される。

【0026】その後、グリーンシートを所定寸法に切断し、この切断と同時にまたは別工程にて、孔あけ加工（例、パンチング）により必要なスルーホールをグリーンシートに形成する。この時、2層以上を貫通するビアとなるスルーホールについては、少なくともその一部は、この段階でスルーホールの孔あけを行わない。

【0027】各グリーンシートに形成したスルーホールは、スクリーン印刷により適当な導体ペーストを充填しておく。また、スルーホールの充填と同時にまたは前後して、グリーンシートの表面には、所定の配線パターンを形成するように導体ペーストをスクリーン印刷する。例えば、多層基板の裏面側に近い2以上の層では、電源層または接地層を構成するベタ配線を形成するように導体ペーストがスクリーン印刷される。

【0028】使用する導体ペーストは、グリーンシート of セラミック材料に応じて選択する。例えば、アルミナのように高温焼成セラミック材料の場合には、WやMoなどの高融点金属を主成分とする導体ペーストが、ガラスセラミックのように低温焼成セラミック材料の場合には、Cuや、Ag、Au、Ag-Pd等の貴金属を主成分とする導体ペーストが通常は選択される。スルーホールの充填に用いる導体ペーストとグリーンシート表面の配線パターンの印刷に用いる導体ペーストは、同じであっても、異なるものでもよい。

【0029】導体ペーストの充填は、常法に従って、支持フィルム上のグリーンシートの上面から（即ち、支持フィルムと接していない側の面から）行う。スクリーン印刷に用いるマスクの開口部の直径は、従来と同様に、マスクの位置ずれがあってもスルーホールが完全に充填されるように、スルーホールの直径より例えば100  $\mu\text{m}$  程度大きくしておくのが普通であるので、スルーホールに導体ペーストを充填すると、グリーンシートの上面（支持フィルムと反対側の面）のスルーホールの周囲にランドが形成される。

【0030】こうして導体ペーストの充填および印刷が終了したグリーンシートを、支持フィルムから剥離してから、数枚～十数枚重ねて熱圧着させることにより積層する。この時に、本発明では、2層以上を貫通するビアとなるスルーホールの少なくとも一部が積層前に形成されていないので、そのスルーホールが形成されていない2層以上の層をまず積層し、得られた積層体をパンチング等により孔あけして2層以上を貫通するスルーホールを形成し、スクリーン印刷により導体ペーストを充填する。

【0031】例えば、合計5層からなる多層セラミック配線基板において、1層だけを貫通するビアの他に、上から2層を貫通するビアと、5層全部を貫通するビアがそれぞれ多数ある場合、1層だけを貫通するビアを各グリーンシートに形成し、導体ペーストを充填した後、まず上から2層分を積層して2層を貫通するビアに相当するスルーホールの孔あけと導体ペーストの充填を行い、その上に残りの3層を積層し、得られた5層の積層体に5層を貫通するビアに相当するスルーホールの孔あけと導体ペーストの充填を行う。焼成後に上下を逆にする、どのビアも、その下端だけにランドが形成された、図4(A)に示す構造のビアを持つ多層セラミック配線基板が得られる。なお、グリーンシートに導体ペーストを充填する際にはランドはグリーンシートの上面に形成されるので、ランドを上面に向けたままグリーンシートを積層する場合には、焼成後の基板の積層順序と逆の順序で積層することになる。

【0032】5層を貫通するスルーホールへの導体ペーストの充填が困難であれば、別法として、上の2層と、下の残り3層を別々に積層してもよい。その場合、上の



2層の積層体については2層と5層を貫通するビアに相当するスルーホールを孔あけと導体ペーストの充填を行う。その後、この2つの積層体を積層し、得られた5層の積層体を焼成すると、図4(B)に示す構造のビアを持つ多層セラミック配線基板が得られる。

【0033】なお、2層以上を貫通するビアの全てについて、上述した積層後のスルーホールの孔あけと導体ペーストの充填を行う必要はなく、そのようなビアの一部だけにこの方法を適用してもよい。例えば、同じ複数の層を貫通するビアの数が多層（例、多層配線基板の表面近傍と裏面近傍の数層）についてだけ、上記の方法を適用することでもよい。実際問題として、2層以上を貫通するビアの全てについて本発明の方法を適用することは不可能であることが多い。

【0034】導体ペーストの充填が可能であれば、スルーホール形成前の積層数に制限はないが、一般的な厚み100  $\mu\text{m}$ 程度のグリーンシートの場合で、スルーホールへの導体ペーストの充填が可能な積層数は最大5～10枚程度であろう。従って、それより多くの層を貫通するビアについては、上の別法に例示したように、積層体を2つ以上に分割して、本発明の方法を適用することが好ましい。

【0035】本発明の方法によれば、グリーンシートのパンチングによる孔あけと導体ペーストの充填、ならびにグリーンシートの積層を、2回以上に分けて行うことになることが多いが、積層のための熱圧着は例えば、80～120℃で10秒～1分間程度と短時間で済み、孔あけや導体ペーストの充填も、もともと各グリーンシート毎に何回も行う工程であって、ごく短時間で終了するので、この工程数の増大は製造コストをあまり増大させない。

【0036】本発明の方法に従って複数のグリーンシートを積層してから積層体にスルーホールを孔あけして導体ペーストをスクリーン印刷により充填することで、この積層体の最上層のグリーンシート上だけにスルーホール周囲のランドが形成され、その下のグリーンシートの層間ではスルーホール周囲のランドがなくなる。

【0037】最後に、全部の層を積層した後、積層体を一括して焼成処理し、グリーンシートと導体ペーストを同時に焼結させると、信号層、電源層、接地層等の層間導体層とこれらの層を接続するビアが形成された多層セラミック配線基板が得られる。この多層配線基板は、上記の積層体のスルーホールへの導体ペーストの充填時と上下を逆にすると、上述した本発明の方法により形成された複数の層を貫通するビアは、その下端だけにランドが形成され、それ以外の層間にはランドがない。また、この貫通するビアは一括して孔あけしたため、ビアの位置ずれがない。さらに、ビアの下端には必ずランドがあるので、裏面側（基板下側）の外部端子との接続や層間

配線層との接続に必要なビア周囲のランドは形成されている。

【0038】焼成は常法により行えばよく、焼成条件は、当業者が熟知しているように、セラミック材料や導体ペーストの種類に応じて適宜設定する。不活性ガスまたは還元性ガス等の非酸化性ガス雰囲気中で1050℃以下といった低温焼成を行う場合には、グリーンシートや導体ペースト中のバインダー等の有機成分を完全に分解・消失させるため、焼成前に酸化性ガス雰囲気（例、大気）中で焼成温度より低温に加熱する脱脂工程を行うことが好ましい。焼成中の横方向の収縮や反りを防止するため、積層体を厚み方向に加圧して焼成を行うこともできる。

【0039】

【実施例】本実施例は、基板表面側にLSIチップがフリップチップ接続により搭載され、基板裏面側ではマザーボードにBGA接続させるセラミックパッケージ用の多層セラミック配線基板を本発明に係る方法により製造する場合を例示する。

【0040】アルミナを主成分とする厚み200  $\mu\text{m}$ のグリーンシート（バインダーとしてポリビニルブチラールを含有）を、ドクターブレード法により、通常のポリエステル（ポリエチレンテレフタレート）支持フィルム上に作製した。このグリーンシートを所定寸法に切断し、パンチングによる孔あけ加工により、各グリーンシートに必要なスルーホールを形成した。

【0041】但し、この孔あけ加工時に、基板の表面（チップ搭載面）から2層分のグリーンシートと、裏面（BGAによるマザーボードへの接続面）から3層分のグリーンシートについては、これらの2層または3層を貫通するビアに対応するスルーホールを形成しなかった。

【0042】各グリーンシートに形成したスルーホールに、上面（支持フィルムに接していない面）からW系導体ペーストをスクリーン印刷により充填すると共に、各グリーンシートの上面に同じ導体ペーストを所定の配線パターンに印刷した。基板の裏面側から3層に形成される内層配線層は、1層目と2層目の層間が接地層、2層目と3層目の層間が電源層であって、いずれもベタ配線層であった。

【0043】その後、基板の表面から2層分のグリーンシートと、裏面側から3層分のグリーンシートについては、それぞれ別々に熱圧着（100℃×30秒間）により積層し（積層順序は基板における順序と上下を逆にする）、得られた2層または3層の積層体に、この積層体を貫通する所定のスルーホールの孔あけと導体ペーストの充填を上と同様に行った。

【0044】なお、孔あけしたスルーホールの直径は、基板の裏面側の3層分のグリーンシートについては200  $\mu\text{m}$ 、それ以外のグリーンシートでは100  $\mu\text{m}$ であり、

スクリーン印刷に用いたマスクの対応する孔の直径はスルーホール直径の2倍とした。従って、ランドの直径は、スルーホール直径が100  $\mu\text{m}$ の時は200  $\mu\text{m}$ 、スルーホール直径が200  $\mu\text{m}$ の時は400  $\mu\text{m}$ であった。

【0045】その後、基板表面側の2層の積層体を下にして、その上にまだ積層していない中間のグリーンシートを所定の順序（基板の積層順序とは逆）で重ね、最後に基板裏面側の3層の積層体を支持フィルムを剥離してから重ねて、上と同様の条件で熱圧着させて、所定の積層体を形成した。

【0046】この積層体を水素-窒素混合ガス雰囲気中で1550℃にて2～5時間℃焼成して、内層に信号層、電源層、接地層等の導体層とビアを有する多層セラミック配線基板を得た。この基板は、上下に反転させると、上（表面側）がフリップチップLSI搭載面、下（裏面側）がBGA接続面となる。

【0047】図5(A)および(B)は、この多層セラミック配線基板を用いて上記のようにパッケージ化したセラミックパッケージのフリップチップ搭載部（即ち、基板の表面）近傍を模式的に示す説明図である。図5(A)は、多層基板の表面側から第1層A1と第2層A2との層間の平面図、図5(B)は基板の縦断面図であり、図面番号の意味は図2と同じである。

【0048】図2と同様に、図5に示した3個のビア4A～4Cの直径はいずれも100  $\mu\text{m}$ であり、ビア5A～5Cの直径は200  $\mu\text{m}$ である。ランド5Bは第1層と第2層の層間に位置するため、図5(A)に実線で示しているが、ランド5Aと5Cはこの層間になく、第2層と第3層との層間に位置するため、図5(A)に破線で示している。

【0049】第1層A1と第2層A2の2層を貫通するビア5A、5Cは、上に説明したように、第1層と第2層のグリーンシートA1、A2を積層した後に、積層体にスルーホールを孔あけし、導体ペーストを充填することにより形成したものである。従って、これらのビアは、その下端部（即ち、第2層と第3層の層間）だけにランド5A、5Bが形成され、第1層と第2層の層間ではビア5A、5Cの周囲にランドが存在していない。

【0050】その結果、図2と同じ200  $\mu\text{m}$ のビア・ピッチおよびランド直径であるにもかかわらず、ランド同士の接触が起こらず、配線が可能となる（図2では、ランド同士の接触により配線が不可能）。即ち、ビアのピッチを200  $\mu\text{m}$ まで小さくすることができ、それでも導体間には最低50  $\mu\text{m}$ のクリアランスを確保できる。

【0051】図6(A)および(B)は、上記セラミックパッケージの裏面側、即ち、外部端子（BGA）接続部の近傍を模式的に示す説明図である。図6(A)は縦断面図を、図6(B)は多層基板の裏面側から第1層B1と第2層B2（または第2層B2と第3層B3）との層間における平面図を示す。図面番号の意味は図3と同じである。

【0052】図3と同様に、図6に示した2個のビア4

A、4Bの直径はいずれも200  $\mu\text{m}$ であり、ビアのピッチは1mmである。この3層を貫通するビア4A、4Bは、上に説明したように、第1層～第3層の3枚のグリーンシートB1～B3を積層した後に、積層体にスルーホールを孔あけし、導体ペーストを充填することにより形成したものである。そのため、ビアの周囲のランドは、裏面上だけにランド6A、6Bが存在し、図3にはあった第1層と第2層の間および第2層と第3の間の層間ランド(5A, 5B)は存在しない。裏面上のランド6A、6Bは、裏面に設けられた半田ボール7との接続を確実にするため、図3と同様、直径が600  $\mu\text{m}$ と大きくなっている。このランドは、スクリーン印刷による導体ペーストの充填で形成された直径400  $\mu\text{m}$ のランドの周囲に、配線パターン of スクリーン印刷時に直径600  $\mu\text{m}$ になるように導体ペーストを印刷して大きくしたものである。

【0053】層間に形成したベタ配線層（接地層8と電源層9）は、図3と同様に、隣接する導体（この場合にはビア）との間に幅100  $\mu\text{m}$ のクリアランス10A、10Bができるように円形にくり抜かれている。しかし、層間ではビアの周囲にランドがないため、くり抜き径は400  $\mu\text{m}$ と小さく、ビア間のベタ配線層の幅は、最も狭い部分でも600  $\mu\text{m}$ ある。即ち、図3に示した層間のビア周囲にランドがある従来例（ベタ配線層の最も狭い部分は幅400  $\mu\text{m}$ ）に比べて、この狭い部分の幅が1.5倍に広がる。そのため、この狭い部分を流れる電流経路の制限が少なく、電源層と接地層のインダクタンスが低減でき、IC誤動作の原因となる電源ノイズを低減することができる。

【0054】

【発明の効果】以上に説明したように、本発明に係る多層セラミック配線基板の製造方法においては、複数枚のグリーンシートを積層した後にビアを一括して形成するという作業工程の変更だけで、複数の層を貫通するビアの層間のランドが除去され、ランドは必要なビアの末端だけに形成される。

【0055】その結果、例えば、フリップチップ接続に対応した狭い配線ピッチといった、従来は不可能であった高密度の配線が可能になる。また、電源層や接地層といったベタ配線層では、導体との接触を防止するために必要なビア周囲のくり抜きの直径を小さくすることができる。そのため、ビア間のベタ配線層が狭まった部分の幅が広がり、この配線層のインダクタンスが低減するので、IC誤動作の原因となる電源ノイズが低減し、セラミックパッケージの信頼性が向上する。

【0056】その上、本発明に係る多層セラミック配線基板の製造方法は、既に成熟しているグリーンシート積層法の技術と製造装置をそのまま利用し、単に積層を2以上の段階に分けて実施するように変更するだけで実施できるので、従来法と比べて著しい製造コストの増大がなく、経済性にも優れている。

## 【図面の簡単な説明】

【図1】従来のグリーンシート積層法（従来法）により製造された多層セラミック配線基板の配線を模式的に示す図である。

【図2】LSIがフリップチップ搭載された従来法により製造された多層セラミック配線基板の表面側のフリップチップ搭載部の近傍を模式的に示す図である。

【図3】従来法により製造された多層セラミック配線基板から作製したBGAパッケージの基板裏面側の外部端子の近傍を模式的に示す図である。

【図4】本発明に係る方法により製造された多層セラミック配線基板のビアとランドの構造を示す説明図である。

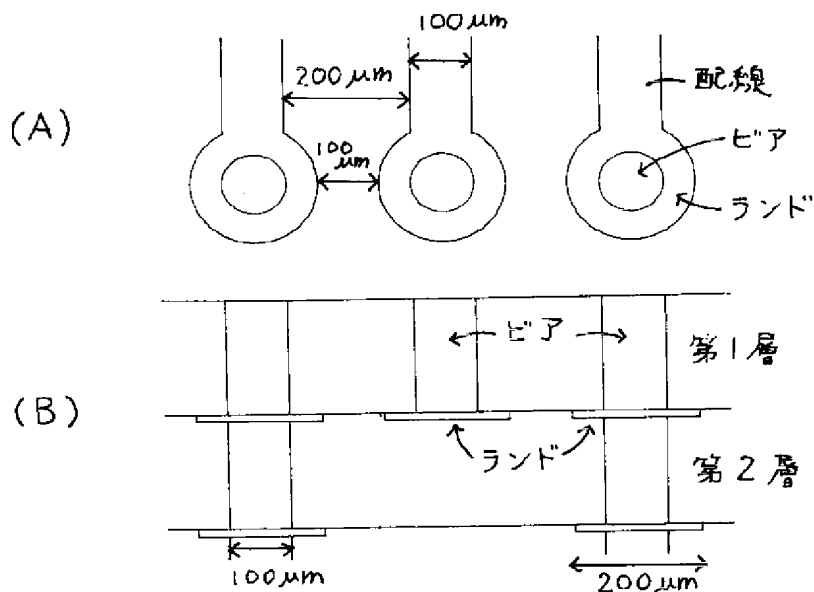
【図5】LSIがフリップチップ搭載された、実施例において本発明に係る方法により製造された多層セラミック配線基板の表面側のフリップチップ搭載部の近傍を模式的に示す図である。

【図6】実施例において本発明に係る方法により製造された多層セラミック配線基板から作製したBGAパッケージの基板裏面側の外部端子の近傍を模式的に示す図である。

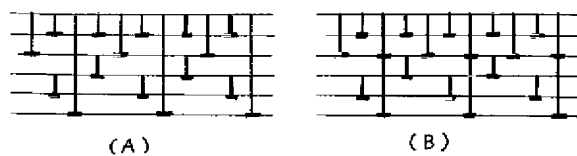
## 【符号の説明】

2：LSIチップ  
4A～4C：ビア  
6A，6B：ランド  
10A，10B：クリアランス  
3，7：半田ボール  
5A～5C：ランド  
8，9：ベタ配線層

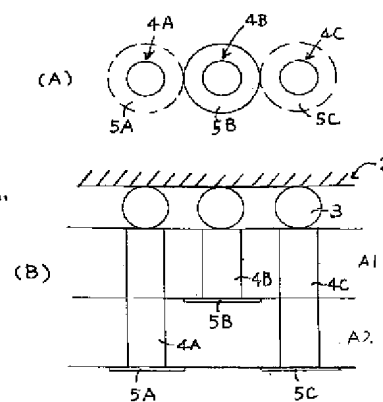
【図1】



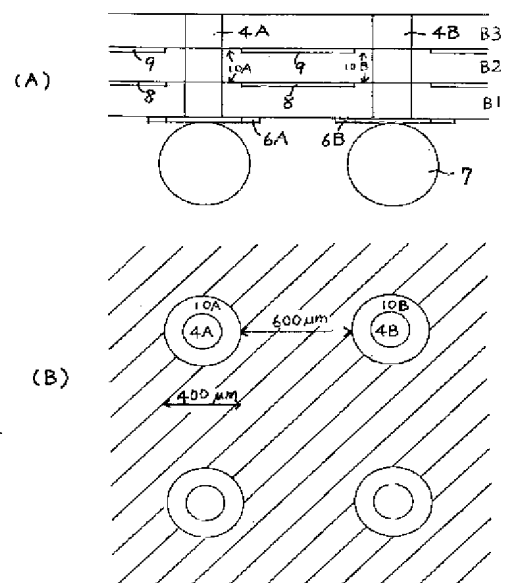
【図4】



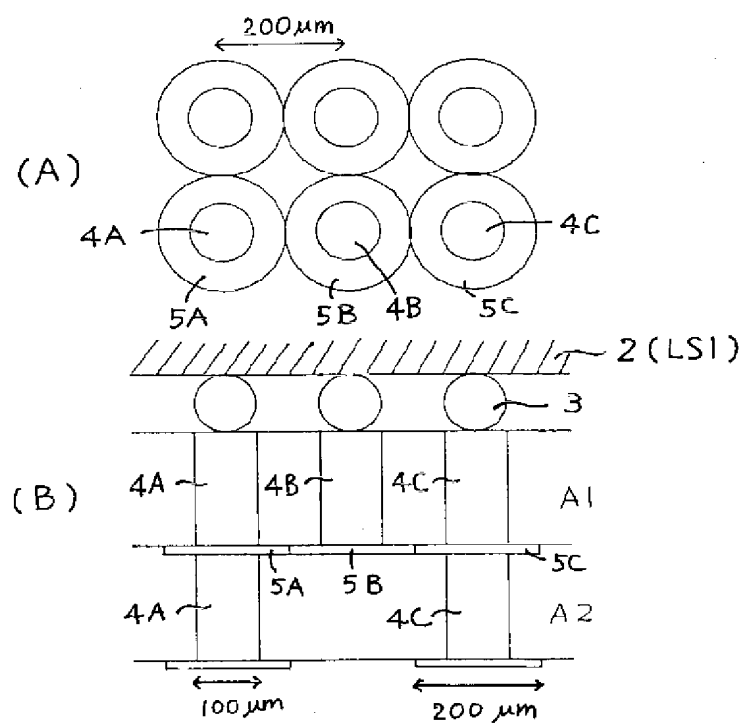
【図5】



【図6】



【図2】



【例 3】

